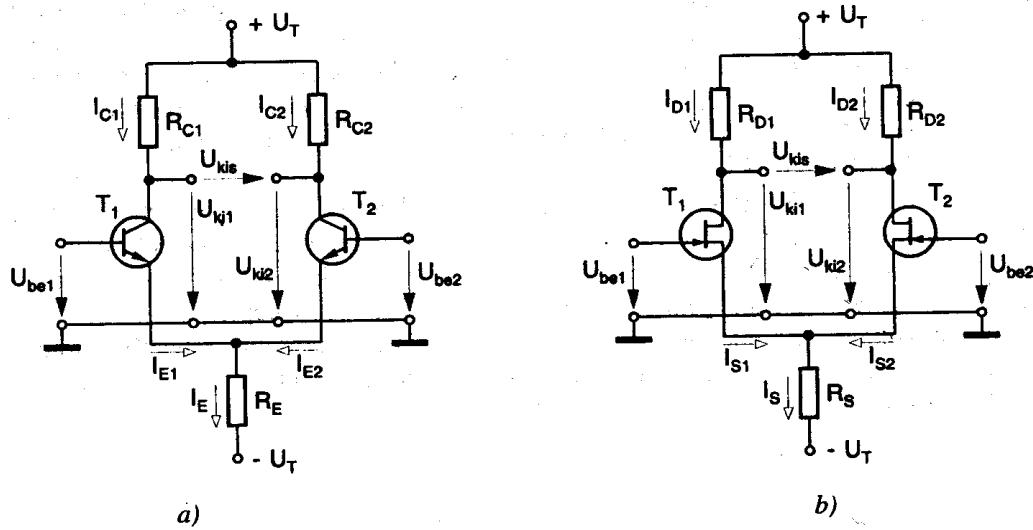


8.1.1. Differenciálerősítők

A műveleti (és egyenáramú) erősítők bemeneti fokozatai az eredő áram- és feszültségdrift lehetőleg kis szinten tartására a bemeneten differenciál-fokozatokat alkalmaznak. A *differenciálerősítők* két szimmetrikus erősítőfokozatból épülnek fel. Kapcsolástechnikai megvalósítása bipoláris és tervezérlésű tranzisztor alkalmazásával a 8.1. ábrán látható.



8.1. ábra. Differenciálerősítő alapkapcsolások
a) bipoláris tranzisztorral b) tervezérlésű tranzisztorral

A tranzisztorok két bázisa (FET-nél a kapuelektródája) képezi a földhöz képest szimmetrikus bemeneti pontokat. A szimmetrikus kimeneti feszültség (U_{ki}) a két kollektor (FET-nél a két drain-elektróda) között jelenik meg. A differenciálerősítő ideálisan takarítható, ha a két tranzisztor paraméterei és a megfelelő ellenállások tökéletesen ajdonságában szimmetrikus a kapcsolás.

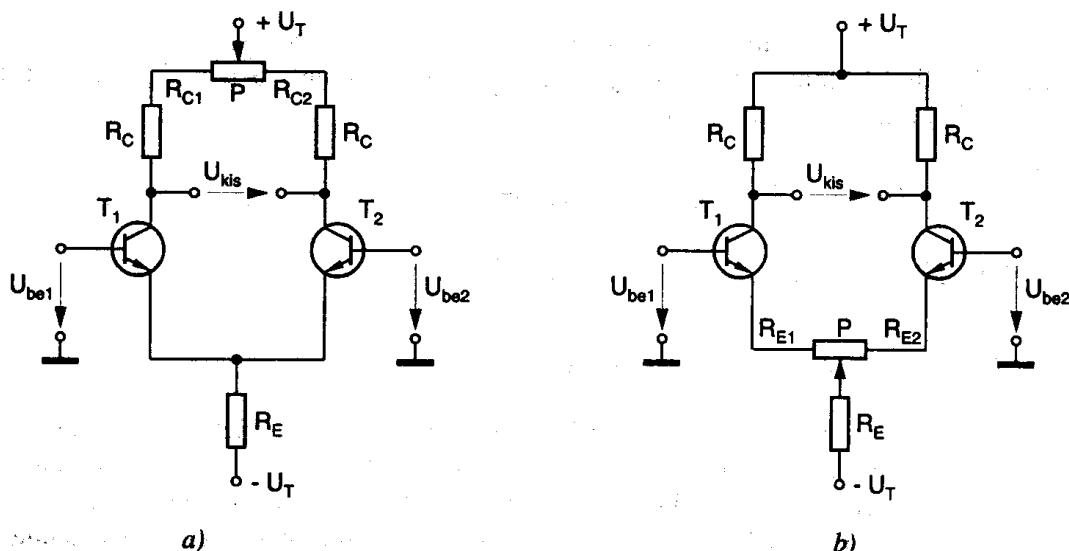
Ebben az esetben, ha vezérlőjel nincs a differenciálerősítőt jellemző adatok a következők:

$$U_{be1} = U_{be2}$$

$$I_{C1} = I_{C2} = \frac{1}{2} \cdot I_E \quad (\text{a JFET esetén: } I_{D1} = I_{D2} = \frac{1}{2} \cdot I_S)$$

$$U_{ki1} = U_{ki2} \Rightarrow U_{kis} = U_{ki1} - U_{ki2} = 0.$$

A valóságos differenciálerősítők esetén is a szimmetrikus felépítésre törekszünk, de a tökéletes szimmetria csak megközelítő. Ugyanis válogatással, vagy monolit integrált áramkörös technológiával sem tudunk teljesen egyforma tulajdonságokkal rendelkező tranzisztorokat és tökéletesen azonos ellenállásokat alkalmazni. Ezért azonos bemeneti feszültség beállítása nem jelent azonos kollektoráramot. A nemkívánatos asszimmetria miatt nulla bemeneti jelnél is $U_{kis} \neq 0$. Ennek a kompenzációja ellentétes asszimmetria létesítésével lehetséges, amelyet *nullázásnak* vagy *ofszetkiegyenlítésnek* nevezünk. Az ofszetkiegyenlítés egyik módja, hogy az eltérő kollektoráramokat eltérő kollektor-ellenállásokon engedjük át, a két kollektor potenciálját azonosra állítva (8.2.a. ábra). A második lehetséges megoldásban a bemeneti feszültségeket állítjuk be úgy aszimmetrikusra, hogy a kollektoráramok azonos értékűek legyenek (8.2.b. ábra).



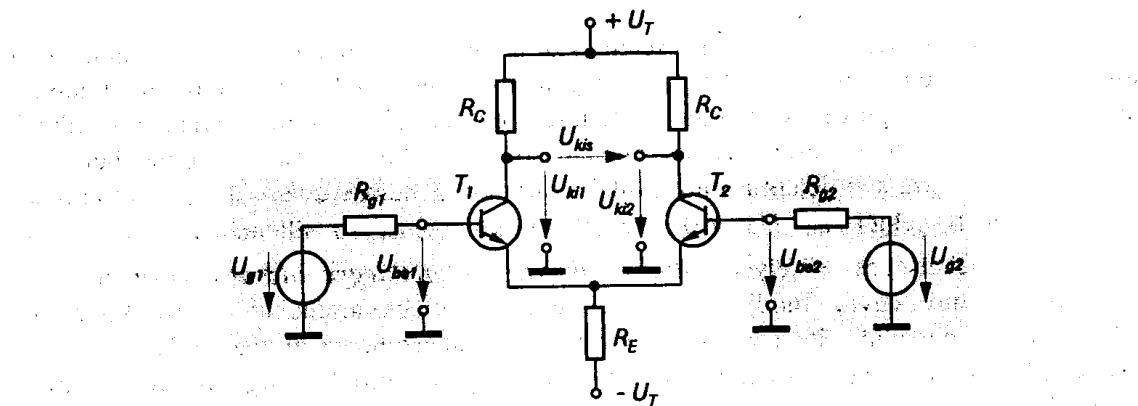
8.2. ábra. Differenciálerősítő nullázási lehetőségei

Mivel a differenciálerősítők két fele közötti asszimmetria általában nem nagy, tulajdonságai úgy vizsgálhatók, hogy a kapcsolást felépítésében ideálisnak tekintjük. A differenciális erősítők vezérlése kétféle lehet a bemeneti jel alkalmazásának függvényében:

1. • **Differenciális vezérlés:** ilyenkor a két bázist, illetve vezérlőelektródát a földhöz képest különböző jelek vezérlik (8.3. ábra).
2. • **Közös módusú vezérlés:** a vezérlő jel közös, tehát szimmetrikus összetevőt nem tartalmaz. Ilyenkor a két bázist, illetve vezérlőelektródát a földhöz képest azonos nagyságú és azonos fázishelyzetű jel vezérli.

Tökéletes szimmetriát feltételezve, a két tranzisztor áramainak változása is azonos nagyságú és fázisú, azonosan változik tehát a két kollektor potenciálja is. Ezért szimmetrikus kimeneti jel nincs:

$$U_{kis} = -A_{us} (U_{be1} - U_{be2}) = 0.$$



8.3. ábra. Differenciálerősítő vezérlése

Feltételezzük, hogy a differenciálerősítőt az U_{be1} és U_{be2} feszültségek vezérlik. A két bemeneti feszültséget mindig felbonthatjuk egy U_{bek} közös módusú és egy U_{bes} szimmetrikus (differenciális) feszültség-összetevőre:

$$U_{be1} = U_{bek} + \frac{1}{2} \cdot U_{bes}, \quad U_{be2} = U_{bek} - \frac{1}{2} \cdot U_{bes}.$$

Ebből a szimmetrikus és a közös módusú bemeneti feszültség:

$$U_{bes} = U_{be1} - U_{be2}; \quad U_{bek} = \frac{1}{2} \cdot (U_{be1} + U_{be2}). \quad (8.1.)$$

A bemenetekre kapcsolt vezérlő jelek hatására a kimeneteken keletkező feszültségek is két - egy szimmetrikus és egy közös módusú - összetevőre bonthatók. A tranzisztorok - amelyeken a bemeneti szimmetrikus feszültség egyenlő arányban de ellentétes irányban megszlik - úgy működnek, mintha terheletlen emitterkapcsolású fokozatok lennének, amelyek erősítése:

$$\frac{\Delta U_{k1}}{\Delta U_{bes}} = \frac{-\Delta U_{k2}}{\Delta U_{bes}} = -\frac{1}{2} \cdot S \cdot r_{ki} = A_{us},$$

megegyezik a szimmetrikus (differenciális) e

$$U_{kis} = A_{us} \cdot U_{bes} = A_{us} \cdot (U_{be1} - U_{be2}),$$

A közös módusú vezérlés esetén a differenciálerősítő két párhuzamosan kapcsolt, - gyakorlatilag terheletlen, R_E közös emitterellenállással rendelkező - emitterkapcsolású fokozatnak tekinthető.

Ilyenkor az emitterfeszültség megváltozása ΔU_k , az emitteráramé pedig:

$$\Delta I_E = \frac{\Delta U_k}{R_E}.$$

Mivel az emitterellenállás árama szimmetrikusan oszik meg a két fokozat kollektorárama között:

$$\Delta I_C = \frac{1}{2} \cdot \Delta I_E.$$

A kimeneten fellépő feszültségváltozás minden két kollektorban azonos fázisú:

$$\Delta U_{k1} = \Delta U_{k2} = -\frac{R_C}{2 \cdot R_E} \cdot \Delta U_k.$$

A közös módusú feszültségerősítés:

$$A_{uk} = \frac{\Delta U_{k1}}{\Delta U_k} = \frac{\Delta U_{k2}}{\Delta U_k} = -\frac{R_C}{2 \cdot R_E}.$$

A közös módusú feszültségerősítés ideális esetben nulla. A valóságos differenciálerősítők esetén a kimeneti közös módusú feszültség nem marad tökéletesen állandó, hanem a bemeneti jel hatására változik (pl. a tranzisztorok bemeneti jel hatására bekövetkező bázisáram-változása). Ugyanakkor a közös módusú erősítés sem nulla: a valóságos differenciálerősítők esetén $A_{uk} \approx 10^{-3}$, $A_{us} \approx 10^2$ nagyságrendben van.

A valóságos differenciálerősítők minőségét a differenciális és közös módusú feszültségerősítések hányadosa fejezi ki, amelyet **közös módusú feszültségelnyomási tényezőnek (KME; angol megfelelője CMRR – Common Mode Rejection Ratio)** neveznek.

$$KME = \frac{A_{us}}{A_{uk}} \equiv S \cdot R_E.$$

(8.2.)

Következtetések:

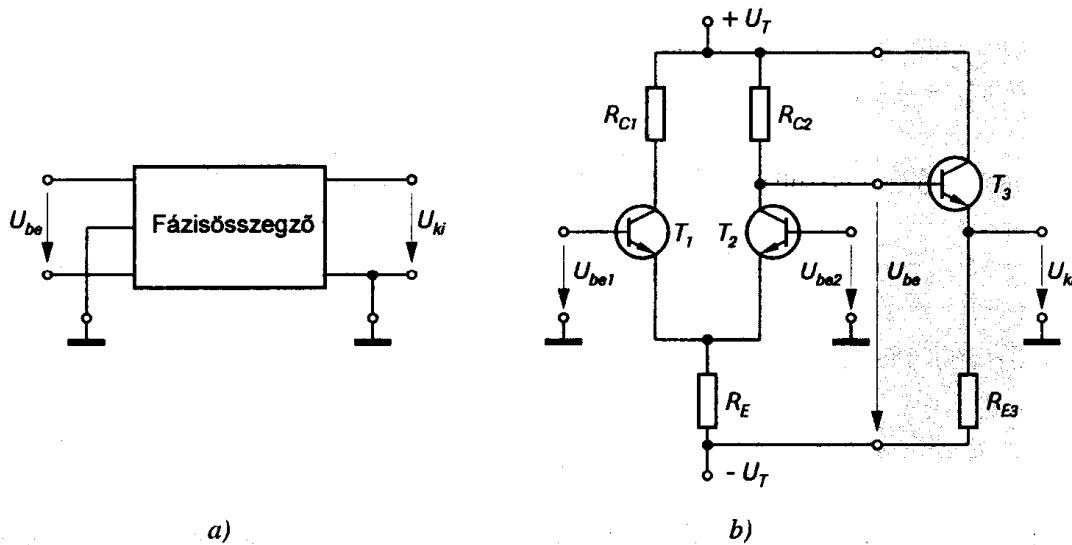
Az ideális differenciálerősítő csak a bemenetére kapcsolt U_{bes} szimmetrikus (differenciális) feszültséget erősíti, az U_{bek} közös módusú feszültséget nem. A bemenetek potenciáljának ugyanolyan irányú változása (pl. olyan zavaró jelek esetén, amelyek mindenben jelen vannak) a kimeneten nem érzékelhető.

- Pl.: az U_{BE1} és U_{BE2} feszültség a hőmérséklet hatására igen erőteljesen változik ($-2 \text{ mV/}^\circ\text{C}$), különbségük ($U_{BE1} - U_{BE2}$) amelyet a differenciálerősítő felerősít, kb. 300-szor kisebb mértékben változik, vagyis $U_{BE1} - U_{BE2} \approx 6 \mu\text{V/}^\circ\text{C}$.

A differenciálerősítők egyenáramú erősítőkben szimmetrikus bemeneti fokozatként kerülnek alkalmazásra, de a jel további erősítését általában asszimmetrikus fokozatok végezik. Ilyen esetekben a szimmetriaillesztést egy **fázisösszegzőnek** nevezett áramkör végezi.

8.1.2. Fázisösszegző áramkör

A fázisösszegző áramkör a differenciálerősítő szimmetrikus kimeneti jelét asszimmetrikussá alakítja át. Elvi felépítését és lehetséges áramkori megvalósítását a 8.4. ábra szemlélteti.



8.4. ábra. Fázisösszegző áramkör
a) elvi felépítése b) asszimmetrikus kimenetű differenciálerősítő

A T_3 tranzisztorral felépített emitterkövető kapcsolás bemeneti jelét a differenciálerősítő egyik felének a kimeneti feszültsége szolgáltatja. Hátránya a megoldásnak, hogy a differenciálerősítő erősítésének csak a felét használja ki.

8.1.3. Darlington-kapcsolás

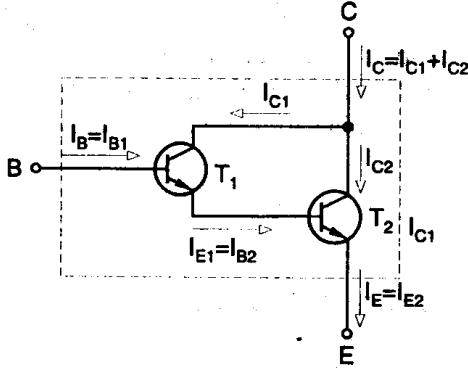
Gyakran előfordul különböző alkalmazásoknál, hogy a bipoláris tranzisztorok áramerősítési tényezője túl kicsi. Ilyenkor használható előnyösen a 8.5. ábrán látható kapcsolástechnikai elrendezés, amelyet *Darlington-kapcsolásnak* neveznek. A kapcsolás tulajdonképpen egy összetett tranzisztornak felel meg E, B, C kivezetésekkel, amelynek a bemeneti ellenállása és áramerősítési tényezője sokkal nagyobb mint a kapcsolást alkotó egyedi tranzisztoroké.

Az ábra alapján, ismerve a T_1 és T_2 tranzisztor adatait, meghatározhatók a Darlington-kapcsolású eredő tranzisztor jellemzői:

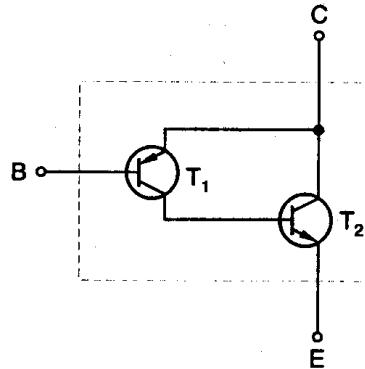
$$I_{C1} = h_{21e(1)} \cdot I_{B1}; \quad I_{B2} = I_{E1} = -I_{B1} \cdot (h_{21e(1)} + 1).$$

$$I_{C2} = I_{B2} \cdot h_{21e(2)} = I_{B1} \cdot (h_{21e(1)} + 1) \cdot h_{21e(2)}; \quad I_B = I_{B1}.$$

$$I_C = I_{C1} + I_{C2} = I_{B1} \cdot [h_{21e(1)} + (h_{21e(1)} + 1) \cdot h_{21e(2)}] = I_B \cdot (h_{21e(1)} + h_{21e(2)} + h_{21e(1)} \cdot h_{21e(2)}).$$



8.5. ábra. Darlington-kapcsolás



8.6. ábra. Komplementer Darlington-kapcsolás

Az összetett tranzisztor áramerősítési tényezője:

$$h_{21eD} = h_{21e(1)} + h_{21e(2)} + h_{21e(1)} \cdot h_{21e(2)} \approx h_{21e(1)} \cdot h_{21e(2)}; \quad (\beta_D \approx \beta_1 \cdot \beta_2). \quad (8.3.)$$

Tehát a Darlington-kapcsolású tranzisztor áramerősítési tényezője az egyes tranzisztorok áramerősítési tényezőinek szorzatával egyenlő.

A Darlington-kapcsolású tranzisztor bemeneti ellenállása:

$$h_{11eD} = h_{11e(1)} + h_{21e(2)} \cdot h_{11e(2)} \approx h_{21e(2)} \cdot h_{11e(2)}$$

Ha $T_1 \equiv T_2$ ($h_{21e(1)} = h_{21e(2)} = h_{21e}$), a Darlington-kapcsolású tranzisztor paraméterei a következők:

$$h_{11eD} \approx h_{21e} \cdot h_{11e}$$

$$h_{21eD} \approx h_{21e}^2$$

$$h_{12eD} \approx 2 \cdot h_{12e}$$

$$h_{22eD} \approx h_{21e} \cdot h_{22e}$$

A kapcsolás nagy előnye, hogy a bemenő bázisáram nagyon kicsi: $I_B = \frac{I_C}{\beta_1 \cdot \beta_2}$.

Hátránya, hogy a két bázis-emitter feszültség sorbakapcsolódik, így a feszültség-drift megnő. A Darlington-pár zaja is nagyobb az egyetlen tranzisztor zajánál.

Sok esetben a Darlington-kapcsolásnál előnyösebb alkalmazható a komplementer Darlington-kapcsolás (8.6. ábra). A kapcsolás tulajdonságait a T_1 PNP-típusú tranzisztor határozza meg a T_2 csak áramerősítést végez. Az eredő tranzisztor ebben az esetben egy PNP-típusú tranzisztornak tekinthető, amelynek paraméterei:

$$h_{11eD} \approx h_{11e(1)};$$

$$h_{21eD} \approx h_{21e(1)} \cdot h_{21e(2)} \quad (\beta_D \approx \beta_1 \cdot \beta_2).$$

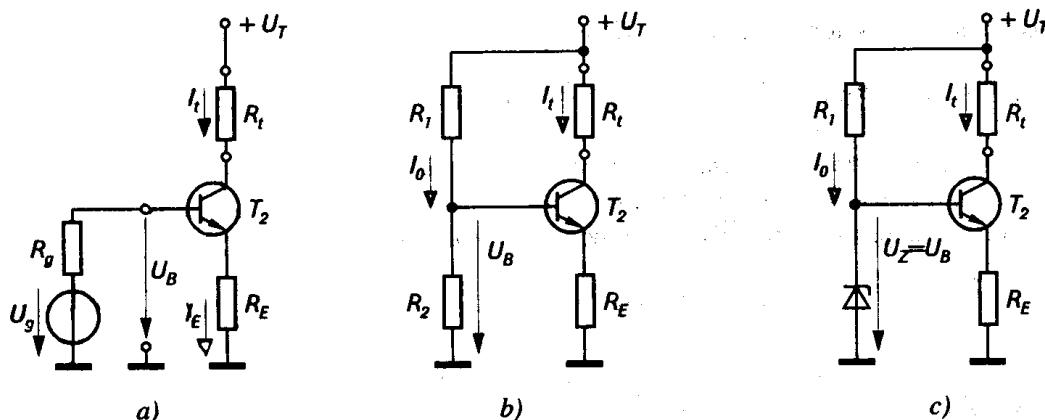
8.1.4. Tranzisztoros áramgenerátorok

Az ideális áramgenerátorok állandó értékű áramot képesek biztosítani egy terhelésen keresztül, függetlenül a rajta eső feszültségtől és a különböző zavaró tényezőktől.

A valóságos áramgenerátorok kimeneti árama bizonyos mértékben függ az említett tényezőktől. A függőség nagyságát a belső ellenállás határozza meg, amelynek értékét célszerű nagyra választani. Elvileg, ha egy normál működési tartományban működő, negatív áram-visszacsatolással ellátott tranzisztoros erősítő bázisfeszültségét állandó értéken tartjuk, az I_t kollektoráram állandó és független az R_E kollektor-ellenállás értékétől (8.7.a. ábra):

$$I_t \equiv I_E = \frac{U_E}{R_E} \equiv \frac{U_g - U_{BE0}}{R_E}; \quad (\beta \gg 1).$$

A 8.7.b. ábrán látható megoldásban a tranzisztor bázisfeszültségét bázisosztó biztosítja, a 8.7.c. ábrán látható kapcsolásban a bázisfeszültséget Zener-dióda stabilizálja. A Zenerdiódás megoldásban a bázisfeszültség független a tápfeszültség-ingadozástól.



8.7. ábra. Tranzisztoros áramgenerátorok
a) elvi megoldás b) áramgenerátor feszültségesztővel
c) áramgenerátor Zener-diódával

Mindkét kapcsolás I_t kimeneti árama az:

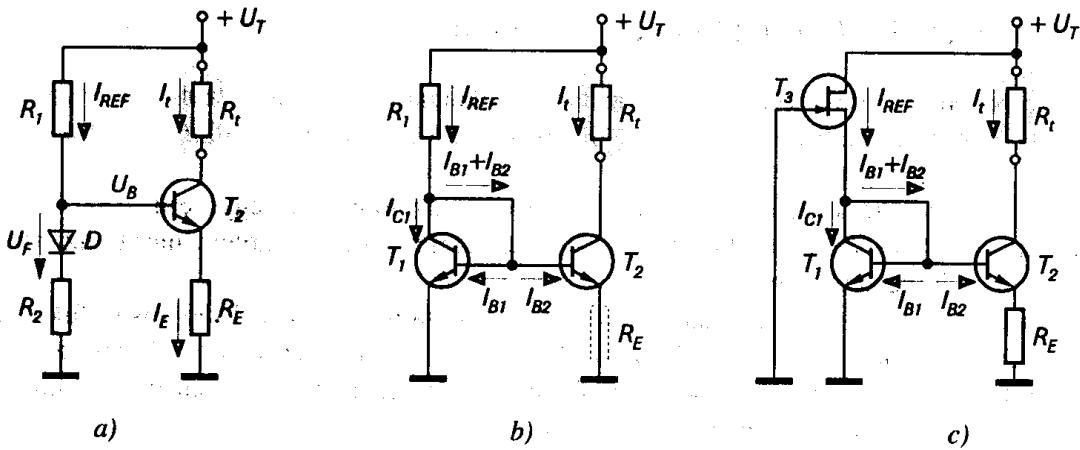
$$I_t \equiv I_E = \frac{U_E}{R_E} = \frac{U_B - U_{BE0}}{R_E}, \quad (8.4.)$$

egyenlettel számítható. A bázis-emitter feszültség (és a kollektoráram) hőfüggésének elhanyagolása érdekében a generátorfeszültség választása az $U_B \gg U_{BE}$ összefüggés szerint történhet. Az integrált áramkörös technikában kerülök a nagy ellenállások és feszültségek alkalmazását. Ezért ezeknek az áramgenerátoroknak nagy hátránya a kimeneti áramuk erőteljes hőfüggése; mivel $\Delta U_{BE} = -2 \text{ mV}/^\circ\text{C}$, az emitterfeszültség 2 mV-tal nő $1 \text{ }^\circ\text{C}$ hőmérséklet-növekedés hatására.

A hőmérséklet hatását úgy kompenzálik, hogy az U_B bázisfeszültséget is ugyanennyivel növeljük a polarizáló körbe nyitóirányban kapcsolt dióda alkalmazásával (8.8.a. ábra).

Az áramkör kimeneti árama (feltételezve, hogy $U_F \approx U_{BE0}$):

$$I_t \equiv I_E = \frac{U_E}{R_E} = \frac{U_B - U_{BE0}}{R_E} = \frac{I_{REF} \cdot R_2 + U_F - U_{BE0}}{R_E} \approx \frac{R_2}{R_E} \cdot I_{REF}. \quad (8.5.)$$



8.8. ábra. Tranzisztoros áramgenerátorok

a) egyszerű áramtükör

b) diódakapcsolású tranzisztorral felépített áramtükör

c) kis kimeneti áramú áramtükör, JFET-es aktív munka-ellenállással

Az I_t és az I_{REF} arányossága miatt az ilyen áramgenerátorokat **áramtükörnek** is nevezik. Ha a dióda helyett egy diódaként bekötött T_1 tranzisztor használunk (8.8.b. ábra), és a két tranzisztor termikus jellemzői megegyeznek, a hőkompenzáció pontosabb lesz. Feltételezve, hogy a T_1 és T_2 tranzisztorok paraméterei azonosak ($B_1 = B_2 = B$; $I_{B1} = I_{B2} = I_B$) és figyelembe véve a $B = I_t/I_B$ statikus áramerősítési tényezőt:

$$I_{REF} = 2 \cdot I_B + B \cdot I_B = I_B \cdot (B + 2); \quad I_t = B \cdot I_B$$

$$I_t = \frac{B}{B+2} \cdot I_{REF} \approx I_{REF}; \quad (\text{ha } B \gg 1).$$

Az áramtükör kimeneti ellenállása az R_E negatív áram-visszacsatoló ellenállás hiánya miatt kisebb (100 kΩ nagyságrendű, az R_E vel érvényes 1 ÷ 3 MΩ értékhez viszonyítva), és az együttfutási hiba kompenzációja is elmarad. Ezért általában a T_2 emitter-ellenállás nem hagyható el.

Az integrált áramkörök erősítő fokozatainak előfeszítésére gyakran alkalmazott μA nagyságrendű stabilizált áramerősséget megvalósítható az R_E ellenállás vagy az I_{REF} áram értékének csökkentésével (lásd a 8.5. összefüggést). Az I_{REF} referencia-áram csökkentése elvileg egy nagy értékű R_1 ellenállás alkalmazásával is megvalósítható.

Monolit integrált áramkörökben a nagy értékű ellenállások nagy félvezető felületet igényelnek, ezért alkalmazásuk nem célszerű. A referencia-áram csökkentésének egy hatásos megoldása a 8.8.c. ábra kapcsolásában látható, ahol az R_1 ellenállást egy T_3 záróréteges tervezérlésű tranzisztorral (JFET) helyettesítjük. A JFET nagy értékű aktív munka-ellenállásként működik és gyakorlatilag áramgenerátorként viselkedik.

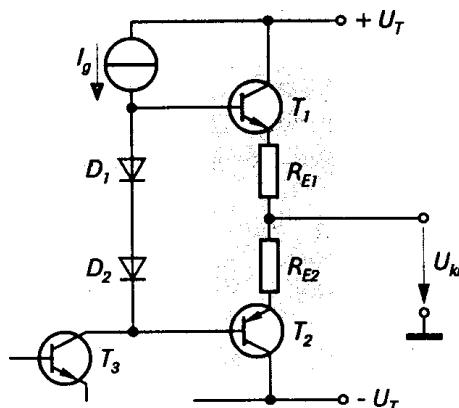
8.1.5. Műveleti erősítők kimeneti fokozatai

A műveleti erősítők kimeneti fokozatának feladata a szükséges teljesítményerősítés biztosítása. A gyakorlati követelmények biztosítására a legalkalmasabb kimeneti fokozat az emitterkövető kapcsolás.

Az emitterkövető kapcsolás felépítése A-osztályú üzemmódban egyszerű, AB-, vagy B-osztályú beállítás esetén bonyolultabb (az ellenütemben működő komplementer tranzisztorok felhasználásá következtében).

A műveleti erősítő fokozatainak galvanikus csatolása miatt a feszültségerősítő fokozatok kimenetén általában egyenfeszültség van jelen vezérlés nélküli esetben is. Ezért az utolsó fokozatot vagy fokozatokat úgy kell kialakítani, hogy vezérlés nélküli esetben a műveleti erősítő kimenete nulla potenciálú legyen.

A leggyakrabban alkalmazott kimeneti fokozat a kis munkaponti áramú (ellenütemű AB-osztályú) komplementer emitterkövető (8.9. ábra), amelynek működésével a „Teljesítményerősítők” című fejezet keretein belül már foglalkoztunk. A kettős tápfeszültséggel működő erősítő kimenete – megfelelően kialakított szimmetria-viszonyok mellett – vezérlés nélküli esetben feszültségmentes.



8.9. ábra. Műveleti erősítő kimeneti fokozata (komplementer emitterkövetővel)

A D_1 és D_2 diódák a T_1 és T_2 tranzisztorok nyitóirányú előfeszítését biztosítják a telítés határáig, kiküszöbölv a tranzisztorok átviteli karakteristikájának vezérlésre nem alkalmas tartományát. Így a T_3 kollektorfeszültségének pozitív félperiódusaiban a T_1 tranzisztor, a negatív félperiódusokban a T_2 tranzisztor azonnal vezet.

A nyitóirányban működő diódák alacsony értékű differenciális ellenállásának és az I_g áramgenerátor jelenlétének köszönhetően, a végfokozat tranzisztorai egyforma vezérőjelet kapnak. Az R_{E1} és R_{E2} ellenállások a T_1 és T_2 tranzisztorokon folyó nyugalmi (munkaponti) áramok kiegyenlítését segítik elő. A diódák és az emitterellenállások a T_1 és T_2 tranzisztorok munkapont-stabilizálását is biztosítják.

2.4.4 Circuits for Improving CMRR

For CMRR to be large, A_{CM} should be as small as possible. From Eq. (2.54), it can be seen that $A_{CM} \rightarrow 0$ as $R_E \rightarrow \infty$. There are, however, practical limitations on the magnitude of R_E because of the quiescent dc voltage across it. If R_E is made large, the emitter supply V_{EE} will also have to be increased in order to maintain the proper quiescent current. And if the operating currents of the transistors are allowed to decrease, then h_{ie} will decrease, thereby decreasing h_{fe} too. This too will decrease the common mode rejection ratio.

The use of a constant current bias in place of R_E is found to be a practical solution to the problem discussed above. In Fig. 2.15, R_E is replaced by a constant current transistor circuit in which R_1 , R_2 and R_3 can be adjusted to give the same quiescent conditions for the transistors Q_1 and Q_2 as in the original circuit of Fig. 2.11 (a). The modified circuit presents a very high effective emitter resistance R_E even for very small values of R_3 . Typically, R_E is hundreds of $k\Omega$ even if R_3 is as small as $1 k\Omega$.

Let us calculate the current I_Q and verify that the emitter circuit really behaves as a constant current source. Writing KVL for the base circuit of Q_3 , we get

$$V_{BE3} + I_3 R_3 = V_D + (V_{EE} - V_D) \frac{R_2}{R_1 + R_2} \quad (2.58)$$

Here V_D represents the drop across the diode D. If the base current is neglected, then

$$I_Q \approx I_3 = \frac{1}{R_3} \left(\frac{V_{EE}R_2}{R_1 + R_2} + \frac{V_D R_1}{R_1 + R_2} - V_{BE3} \right) \quad (2.59)$$

By proper choice of resistors R_1 and R_2 , it is possible to set,

$$\frac{V_D R_1}{R_1 + R_2} = V_{BE3} \quad (2.60)$$

$$\text{Then, } I_Q \approx \frac{1}{R_3} \left(\frac{V_{EE}R_2}{R_1 + R_2} \right) \quad (2.61)$$

So, it can be seen that the current I_Q will be essentially constant as it does not depend upon signal voltages v_1 and v_2 .

What is the use of the diode D in this circuit? The diode D makes I_Q independent of temperature. We know that V_{BE3} decreases approximately by 2.5 mV/°C and the diode D also has the same temperature dependence. Hence, the two variations cancel each other and I_Q becomes independent of temperature. It is usually difficult to satisfy Eq. (2.60) with a single diode D in the circuit of Fig. 2.15 as V_D and V_{BE3} have almost the same value. Hence two diodes are normally used for V_D value.

With I_Q constant, it can be shown that the common-mode gain is zero, so that the circuit provides very high CMRR. Under quiescent conditions (no ac signal) the current I_Q gets divided equally in identical transistors Q_1 and Q_2 and $I_{C1} = I_{C2} = I_{Q/2}$. Now if the same signal ($v_1 = v_2$) is applied to both the inputs, there will still be no change in the collector currents i_{C1} and i_{C2} as I_Q is constant. Thus the small signal current i_c flowing through the load resistor R_C is zero resulting in zero output voltage. Thus we can state that a diff-amp, if supplied by a constant current bias gives very high CMRR. The constant current circuit of the type shown in Fig. 2.15 is used in Motorola MC1530 (Fig. 2.21). A more commonly used IC op-amp μA 741 uses a different type of constant current source which is very simple and uses less number of components. This circuit is called current mirror and offers extremely large resistance under a.c. conditions, thereby providing a high value of CMRR.

Constant Current Source (Current Mirror)

A constant current source makes use of the fact that for a transistor in the active mode of operation, the collector current is relatively independent of the collector voltage. In the basic circuit shown in Fig. 2.16 transistors Q_1 and Q_2 are matched as the circuit is fabricated using IC technology. It may be noted that bases and emitter of Q_1 and Q_2 are tied together and thus have the same V_{BE} . In addition, transistor Q_1 is connected as a diode by shorting its collector to base.

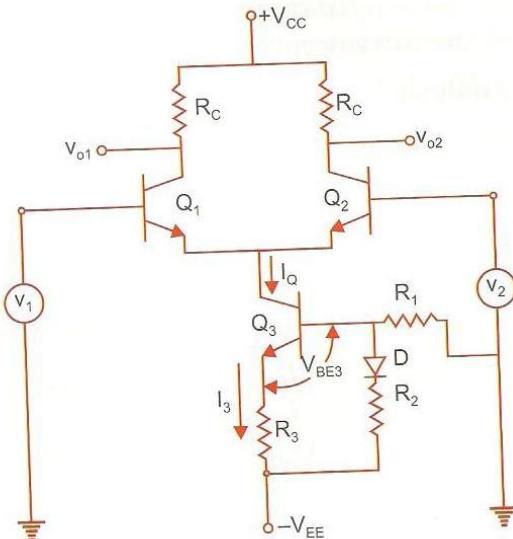


Fig. 2.15 Differential amplifier using constant current bias

The input current I_{ref} flows through the diode-connected transistor Q_1 and thus establishes a voltage across Q_1 . This voltage in turn appears between the base and emitter of Q_2 . Since Q_2 is identical to Q_1 , the emitter current of Q_2 will be equal to emitter current of Q_1 which is approximately equal to I_{ref} . Thus, we can say that as long as Q_2 is maintained in the active region, its collector current $I_{C2} = I_o$ will be approximately equal to I_{ref} . Since the output current I_o is a reflection or mirror of the reference current I_{ref} , the circuit is often referred to as a current mirror.

This mirror effect is however, valid only for large values of β . To study the effect of β on the operation of the current mirror circuit, we analyze it further.

Analysis

The collector currents I_{C1} and I_{C2} for transistors Q_1 and Q_2 can be approximately expressed as

$$I_{C1} \approx \alpha_F I_{ES} e^{V_{BE1}/V_T} \quad (2.62)$$

$$I_{C2} \approx \alpha_F I_{ES} e^{V_{BE2}/V_T} \quad (2.63)$$

From Eqs. (2.62) and (2.63), we may write

$$\frac{I_{C2}}{I_{C1}} = e^{(V_{BE2} - V_{BE1})/V_T} \quad (2.64)$$

Since $V_{BE1} = V_{BE2}$, we obtain

$$I_{C2} = I_{C1} = I_C = I_o$$

Also since both the transistors are identical, $\beta_1 = \beta_2 = \beta$.

KCL at the collector of Q_1 gives

$$I_{\text{ref}} = I_{C1} + I_{B1} + I_{B2} \quad (2.65)$$

$$= I_{C1} + \frac{I_{C1}}{\beta_1} + \frac{I_{C2}}{\beta_2} = I_C \left(1 + \frac{2}{\beta}\right) \quad (2.66)$$

Solving Eq. (2.66), I_C may be expressed as

$$I_C = \frac{\beta}{\beta + 2} I_{\text{ref}} \quad (2.67)$$

where I_{ref} from Fig. 2.16 can be seen to be

$$I_{\text{ref}} = \frac{V_{CC} - V_{BE}}{R_1} \approx \frac{V_{CC}}{R_1} \quad (\text{as } V_{BE} = 0.7 \text{ V is small}) \quad (2.68)$$

From Eq. (2.67), for $\beta \gg 1$, $\beta / (\beta + 2)$ is almost unity and the output current I_o is equal to the reference current, I_{ref} which for a given R_1 is constant. Typically I_o varies by about 3% for $50 \leq \beta \leq 200$.

* $\beta = \beta_F$ and is the large signal CE current gain.

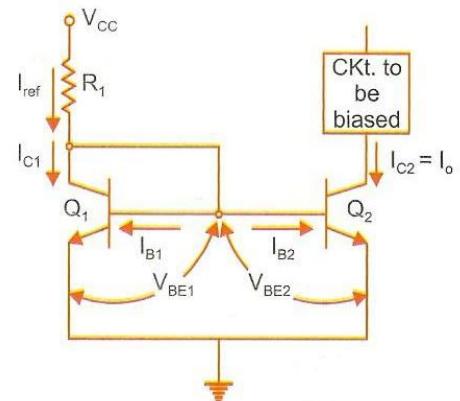


Fig. 2.16 The basic BJT current mirror

It is possible to obtain current transfer ratio other than unity simply by controlling the area of the emitter-base junction (EBJ) of the transistor Q_2 . For example, if the area of EBJ of Q_2 is 4 times that of Q_1 , then

$$I_o = 4 I_{\text{ref}}$$

The output resistance of the current source is the output resistance, r_o of Q_2 ,

$$R_o = r_{o2} = \frac{V_A}{I_o} \approx \frac{V_A}{I_{\text{ref}}} \quad [V_A \text{ is the Early voltage}]$$

The circuit however operates as a constant current source as long as Q_2 remains in the active region. From the volt-ampere characteristics of Q_2 shown in Fig. 2.17, it can be seen that for $V_{CE2} < 0.3$ V, Q_2 is saturated. For $V_{CE2} > 0.3$ V, transistor operates in the active region and I_{C2} is essentially constant. The slight increase in I_{C2} is due to Early effect. The 1/slope of the curve in this region gives the output resistance r_o of the current source. For all practical purposes, early voltage may be assumed to be infinite, so that $r_o \rightarrow \infty$ and I_{C2} is constant.

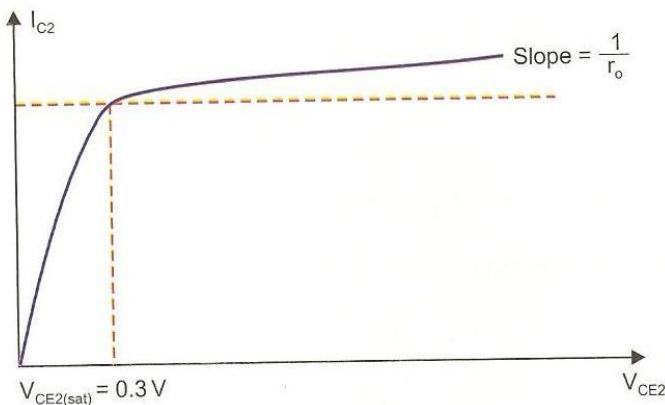


Fig. 2.17 Volt-ampere characteristics for transistor Q_2

Example 2.10

The current mirror of Fig. 2.16 is to provide a 1.0 mA current with $V_{CC} = 10$ V. Assume $\beta = 125$ and $V_{BE} = 0.7$ V. Determine (a) the value of R_1 (b) value of R_1 for $I_C = 10 \mu\text{A}$.

Solution

(a) From Eq. (2.67), we have

$$1.0 \text{ mA} = \frac{125}{125 + 2} \times \frac{10 \text{ V} - 0.7 \text{ V}}{R_1}$$

$$R_1 = 9.15 \text{ k}\Omega$$

(b) Again using Eq. (2.67), the value of R_1 is found to be

$$R_1 = 915 \text{ k}\Omega$$

or,

$$I = I_{C1} \left(1 + \frac{1}{\beta}\right) + I_1' \approx I_{C1} + I_1' \quad (\text{as } \beta \gg 1)$$

Also at node 'b'

$$I_1' = I_{C2} + I_2 = I_{C2} + I_{B2} + I_{B3} = I_{C2} \left(1 + \frac{1}{\beta}\right) + I_{B3} \approx I_{C2} + I_{B3}$$

Putting the value of I_1' , we get

$$\begin{aligned} I &= I_{C1} + I_{C2} + I_{B3} = 2I_C + I_{B3} \quad [\text{as } I_{C1} = I_{C2} = I_C] \\ &\approx I_C \left(2 + \frac{1}{\beta}\right) \approx 2I_C \end{aligned}$$

The current I is given by,

$$I = \frac{10 - 0.75}{4.7 \text{ k}\Omega} = \frac{9.25}{4.7 \text{ k}\Omega} = 1.97 \text{ mA}$$

The collector current of Q_3 is equal to the collector current of Q_1 and Q_2 due to mirror action. Therefore, the emitter current

$$I_{E3} \approx I_{C3} = I_C = \frac{I}{2} = 0.98 \text{ mA}$$

2.4.5 Input Resistance

The resistance offered by the differential amplifier of Fig. 2.27 to the differential input signal ($v_1 - v_2$) is called differential input resistance R_{id} . The emitters of Q_1 and Q_2 are floating as R_E is replaced by a constant current source, therefore $R_{id} \approx h_{ie1} + h_{ie2} = 2 h_{ie}$. If input 2 is grounded, then input 1 is loaded by $2 h_{ie}$. The value of h_{ie} can be increased by reducing the biasing currents for Q_1 and Q_2 and input resistance of the order of $500 \text{ k}\Omega$ can be obtained.

Higher values of input resistance can be obtained by using a Darlington pair in place of transistor Q_1 and Q_2 of Fig. 2.27 as shown in Fig. 2.28. One drawback of the Darlington differential amplifier is the higher offset voltage V_{os} , (due to cascaded stages) which is about 2 times larger than the ordinary two transistor differential amplifier.

The most important feature of the Darlington pair differential amplifier is its extraordinary large current gain. For the circuit shown in Fig. 2.28, the overall current gain is

$$\begin{aligned} \beta &= \frac{I_{C_2}}{I_{B1}} = \frac{I_{C1} + I_{C2}}{I_{B1}} \\ &= \frac{I_{C1}}{I_{B1}} + \frac{I_{C2}}{I_{B1}} \end{aligned}$$

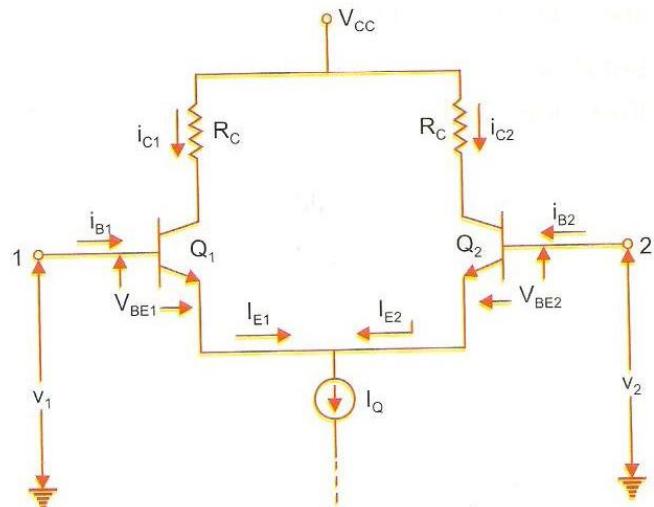


Fig. 2.27 Differential amplifier

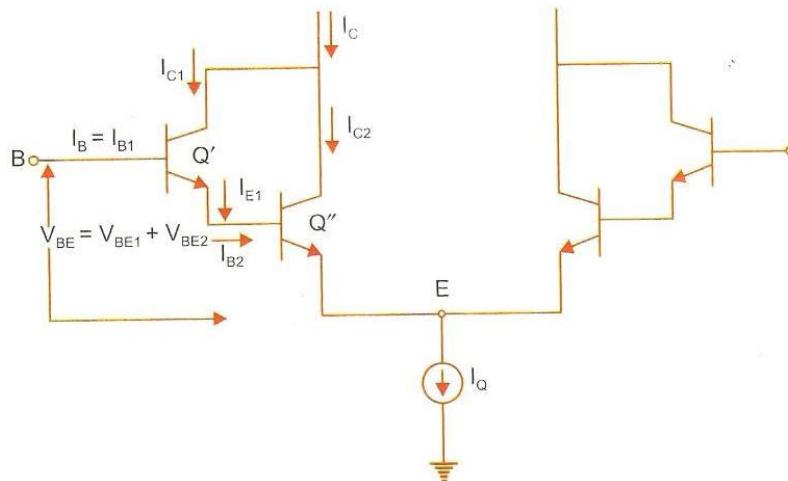


Fig. 2.28 Differential amplifier using Darlington pair

$$\begin{aligned}
 &= \frac{I_{C1}}{I_{B1}} + \frac{I_{C2}}{I_{B2}} \times \frac{I_{B2}}{I_{B1}} \\
 &= \beta_1 + \beta_2 (\beta_1 + 1) \quad \left[\begin{array}{l} I_{B2} = I_{E1} \\ = I_{C1} + I_{B1} \end{array} \right] \cong \beta_2 \beta_1
 \end{aligned}$$

So, the overall current gain β of the Darlington circuit will be of the order of 10,000 if the current gain of the individual transistor is about 100. Another method to get higher input resistance is to fabricate a FET differential pair as the input stage with the rest of the stages made of BJTs. Input resistance of the order of $10^{12} \Omega$ is possible with such JFET inputs. A number of such op-amps are described in Sec. 2.6.

2.4.6 Active Load

The open circuit voltage gain of an op-amp should be as large as possible and this is achieved by cascading gain stages. However, this increases the phase shift too and amplifier becomes more susceptible to breaking out into oscillations. One can think of increasing gain by using large collector resistance values as gain is proportional to load resistor R_C . However, there are limitations to the maximum value of R_C to be used due to the following two reasons:

- (i) A large value of resistance requires a large chip area.
- (ii) For large R_C quiescent drop across it increases and hence a large power supply will be required to maintain a given quiescent collector current. These difficulties are circumvented by using a current source of the type shown in Fig. 2.16 as load in the place of R_C .

The current mirror discussed earlier has a dc resistance of the order of few kilohms, as the quiescent voltage across it is a fraction of the supply voltage and the current is in milliamperes. However, since it acts as a constant current source, its dynamic resistance (ac) is very high. Hence, a current mirror can also be used as an active load for an amplifier to obtain a very large voltage gain. Figure 2.29 (a) shows a diff-amp with an active load. The current mirror uses *pnp* transistors Q_3 and Q_4 . The constant current I_Q may also be obtained from a current mirror. The operation of the circuit in Fig. 2.29 (a) is as follows:

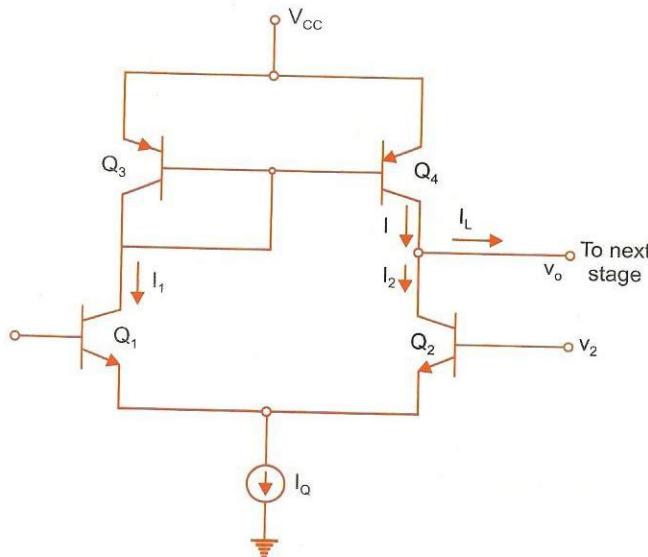


Fig. 2.29 (a) A differential amplifier with an active load Q_3-Q_4

Under the quiescent conditions, $v_1 = v_2 = 0$. From symmetry of Q_1 and Q_2 , $I_1 = I_2 = I_Q/2$ where base currents are assumed to be neglected. Since Q_3 and Q_4 form a current mirror, $I = I_1 = I_2$. The load current I_L entering the next stage is

$$I_L = I - I_2 = 0 \quad (2.99)$$

However, when v_1 is increased over v_2 , I_1 increases whereas I_2 decreases, since $I_1 + I_2 = I_Q$ (constant). Also the current I always remains equal to I_1 due to the current mirror. The load current is given by

$$\begin{aligned} I_L &= I - I_2 = I_1 - I_2 \\ &= g_m v_1 - g_m v_2 = g_m (v_1 - v_2) \\ &= g_m v_d \end{aligned} \quad (2.100)$$

The circuit thus behaves as a transconductance amplifier.

A popular op-amp (μ A741) by Fairchild uses an alternate active load as shown in Fig. 2.29 (b). The transistors Q_1-Q_3 and Q_2-Q_4 are in cascode configuration (CE-CB) with input signal as v_1 (v_2). The transistors Q_5 , Q_6 and Q_7 form the active load of the type shown in Fig. 2.22. The transistors Q_8 and Q_9 form the current mirror to provide the constant current I_Q required for high CMRR of the diff-amp. If base currents are neglected, then $I_Q \approx I_3$. The arrangement Q_{10} and Q_{11} is another current mirror where $I_3 \ll I_4$ due to $5\text{k}\Omega$ emitter resistor. Consequently $I_Q = I_3$ is small (of the order of μA) giving a very high input resistance.

Under the quiescent conditions, $I_1 = I_2 = I_Q/2$. Since I is always equal to I_1 , the load current $I_L = I_2 - I = I_2 - I_1 = 0$. Now if v_1 is increased and v_2 is decreased, I_1 rises and I_2 falls from the quiescent value of $I_Q/2$. With this excitation, $I_L = I_2 - I_1$ changes from zero to a negative value. Thus the circuit behaves as a transconductance amplifier because I_L is proportional to $v_1 - v_2$.

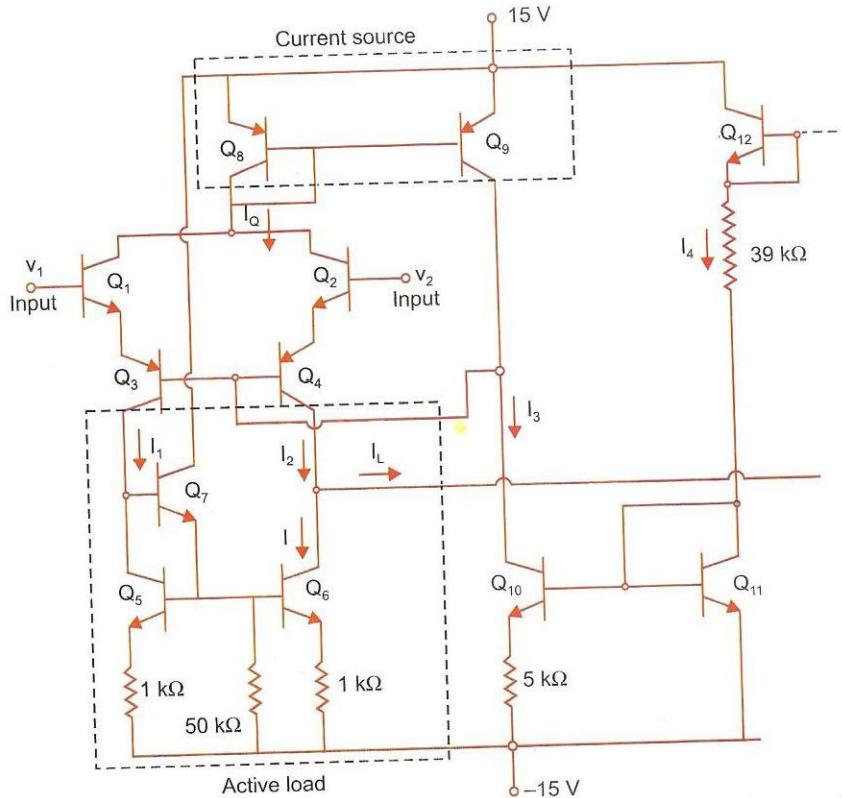


Fig. 2.29 (b) Active load ($Q_5-Q_6-Q_7$) of a low current differential amplifier $\mu A741$

2.4.7 Level Translator

There are two good reasons for using a level shifter in an IC op-amp. As we want an op-amp to operate down to dc, no coupling capacitor is used. Because of direct coupling, the dc level rises from stage to stage. The increase in dc level tends to shift the operating point of the next stage. This, in turn, limits the output voltage swing and may even distort the output signal. It, therefore, becomes essential that the quiescent voltage of one stage is shifted before it is applied to the next stage. Another requirement to be satisfied is that the output should have quiescent voltage level of 0 V for zero input signal.

The simplest type of a level shifter is shown in Fig. 2.30 (a). It may be noted that this is basically an emitter follower. Hence the level shifter also acts as a buffer to isolate the high gain stages from the output stage. The amount of shift obtained

$$V_o - V_i = -V_{BE} \approx -0.7 \text{ V} \quad (2.101)$$

If this shift is insufficient, the output can be taken at the junction of two resistors R_1 and R_2 , as shown in Fig. 2.30 (b). The voltage shift is now increased by the drop across R_1 . However, this arrangement has the disadvantage that signal voltage also gets attenuated by $R_2/(R_1 + R_2)$. This can be easily circumvented if R_2 is replaced by a current mirror I as shown in Fig. 2.30 (c).

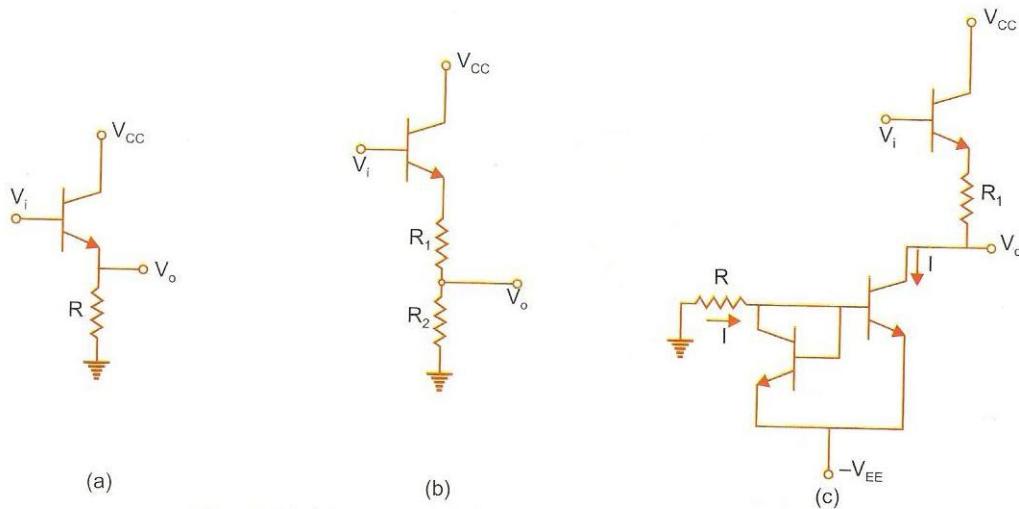


Fig. 2.30 (a)–(c) Level shifters using emitter follower buffer

The shift in level now is

$$V_o - V_i = -(V_{BE} + IR_1) \quad (2.102)$$

and there is no ac attenuation due to high resistance of the current source.

Another voltage source commonly used in μ A741 op-amp is shown in Fig. 2.30 (d). It can be seen that if base current is negligible compared to the current in R_3 and R_4 , then the circuit behaves as a V_{BE} multiplier as,

$$V = \frac{V_{BE}}{R_4} (R_3 + R_4) = V_{BE} \left(1 + \frac{R_3}{R_4} \right) \quad (2.103)$$

This voltage source can also be used to replace R_1 in Fig. 2.30 (b).

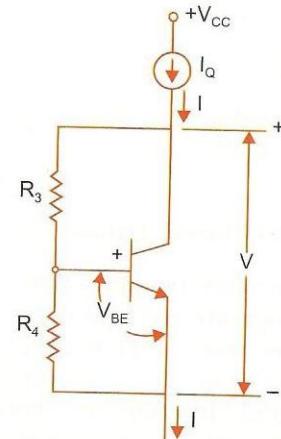


Fig. 2.30 (d) A voltage source V which is a multiple of V_{BE}

Example 2.16

Calculate $V_1 - V_2$ for the level shifter shown in Fig. 2.31. Assume identical silicon transistors with $V_{BE} = 0.7$ V and very large values of β .

Solution

Transistors Q_1 and Q_2 form a current mirror.

$$\text{So, } I_{C1} = I_{C2} = I$$

and

$$I = \frac{15 - 0.7}{10 \text{ k}\Omega} = 1.43 \text{ mA}$$

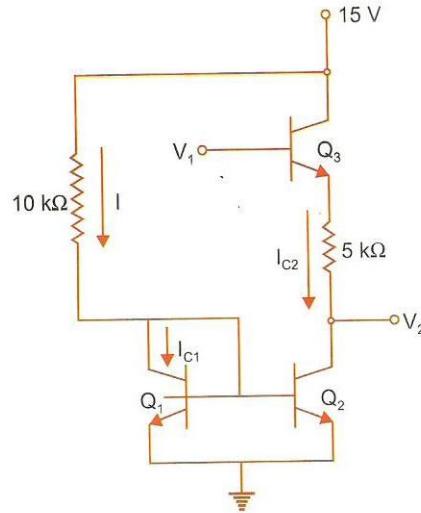
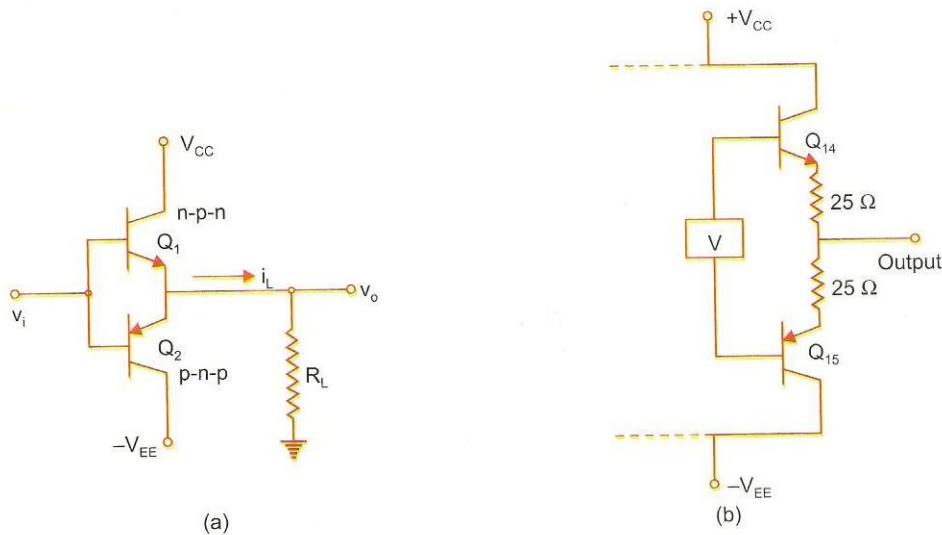


Fig. 2.31 Circuit of Example 2.16

$$V_1 - V_2 = V_{BE3} + I_{C2} \times 5 \text{ k}\Omega = 0.7\text{V} + 1.43 \times 5 \text{ k}\Omega = 7.85 \text{V.}$$

2.4.8 Output Stage

The function of the last stage, that is, the output stage in an op-amp is to supply the load current and provide a low impedance output. It should also provide a large output voltage saving, ideally the total supply voltage i.e., $V_{CC} + V_{EE}$. A simple output stage consists of two complimentary transistors Q_1 (*n-p-n*) and Q_2 (*p-n-p*) connected as emitter followers as shown in Fig. 2.32 (a). It can be seen that for v_i positive, transistor Q_1 is *on* and supplies current to load R_L . And, if v_i is negative, Q_1 is cut off and Q_2 acts as a sink to remove current from the load R_L . There is, however, a limitation in this circuit. The output voltage v_o remains

Fig. 2.32 (a) A complementary emitter follower output stage (b) Output stage of $\mu\text{A}741$

zero until the input v_i exceeds V_{BE} (cut in) = 0.5 V. This is called cross-over distortion. It can be eliminated by applying a bias voltage V slightly greater than $2V_{BE(\text{cut in})} = 1\text{ V}$ between the two bases, so that a small current flows in the transistors even in the quiescent state. The output stage of μA741 op-amp is shown in Fig. 2.32 (b). The block marked V is the V_{BE} multiplier of the type shown in Fig. 2.30 (d). It is designed to supply a voltage of about 1 V between the bases of the complementary pair of transistors Q_{14} and Q_{15} . The small emitter resistors ($25\ \Omega$) stabilize the quiescent base current.

2.5 EXAMPLES OF IC OP-AMPS

We are now in a position to analyse the complete circuit of commercially available op-amps. Two such IC op-amps discussed are Motorola MC 1530 and Fairchild μA741.

2.5.1 Motorola MC1530 Op-Amp

The circuit of MC 1530 is shown in Fig. 2.33. It is easily seen that the circuit consists of four stages. Transistors Q_2 and Q_3 form the first diff-amp stage driven by the constant current source Q_1 . The output of the first diff-amp drives the second diff-amp formed by Q_4 and Q_5 . The single ended output of the second diff-amp drives the level shifter Q_6 (emitter follower). Q_7 and diode D_3 forms another constant current source of the type shown in Fig. 2.15. The diode connected transistor Q_1 of Fig. 2.15 is shown by diode D_3 here. The output stage of MC1530 uses Q_8 , Q_9 and Q_{10} where Q_9 and Q_{10} are in totem-pole configuration.

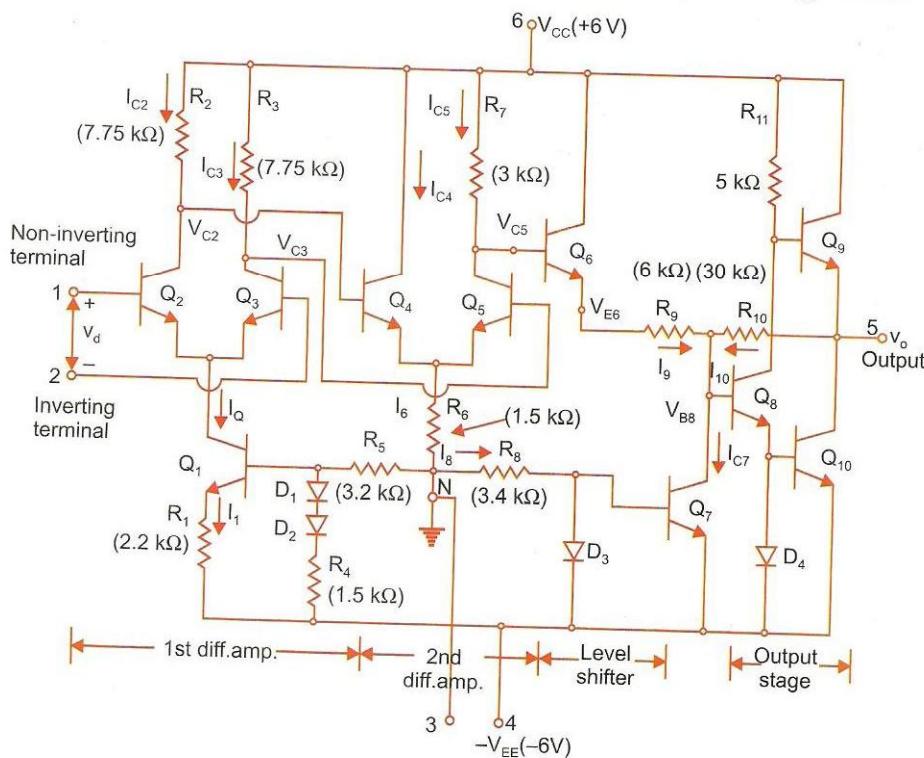


Fig. 2.33 Internal circuit of Motorola MC 1530